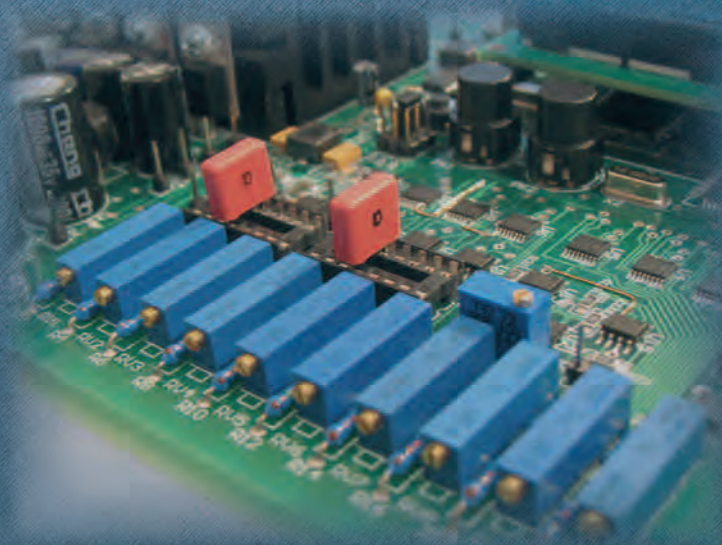


**MONOGRAFIE, STUDIA, ROZPRAWY**

**M110**

**Adam Szcześniak**

**ANALIZA PRZETWARZANIA SYGNAŁÓW  
LOGARYTMICZNEGO PRZETWORNIKA  
ANALOGOWO-CYFROWEGO  
Z SUKCESYWNĄ APROKSYMACJĄ**



**Politechnika Świętokrzyska**

Kielce 2019

**MONOGRAFIE, STUDIA, ROZPRAWY**

**M110**

**Adam Szcześniak**

**ANALIZA PRZETWARZANIA SYGNAŁÓW  
LOGARYTMICZNEGO PRZETWORNIKA  
ANALOGOWO-CYFROWEGO  
Z SUKCESYWNĄ APROKSYMACJĄ**

Kielce 2019

## **MONOGRAFIE, STUDIA, ROZPRAWY NR M110**

### **Redaktor Naukowy serii**

#### **NAUKI TECHNICZNE – ELEKTRYKA**

dr hab. inż. Jerzy AUGUSTYN, prof. PŚk

### **Recenzenci**

prof. dr hab. inż. Ihor BUCHMA

dr hab. inż. Volodymyr POHREBENNYK, prof. PWSZ

### **Redakcja**

Irena PRZEORSKA-IMIOŁEK

### **Projekt okładki**

Tadeusz UBERMAN

© Copyright by Politechnika Świętokrzyska, Kielce 2019

Wszelkie prawa zastrzeżone. Żadna część tej pracy nie może być powielana czy rozpowszechniana w jakiegokolwiek formie, w jakikolwiek sposób: elektroniczny bądź mechaniczny, włącznie z fotokopiowaniem, nagrywaniem na taśmy lub przy użyciu innych systemów, bez pisemnej zgody wydawcy.

PL ISSN 1897-2691

PL ISBN 978-83-65719-48-5

Wydawnictwo Politechniki Świętokrzyskiej  
25-314 Kielce, al. Tysiąclecia Państwa Polskiego 7  
tel./fax 41 34 24 581  
e-mail: [wydawca@tu.kielce.pl](mailto:wydawca@tu.kielce.pl)  
[www.wydawnictwo.tu.kielce.pl](http://www.wydawnictwo.tu.kielce.pl)

# Spis treści

|                                                                                    |           |
|------------------------------------------------------------------------------------|-----------|
| Przedmowa .....                                                                    | 5         |
| Spis ważniejszych oznaczeń .....                                                   | 7         |
| <b>1. Wprowadzenie – układy logarytmiczne i wykładnicze .....</b>                  | <b>9</b>  |
| 1.1. Klasyfikacja metod generacji funkcji nieliniowych .....                       | 9         |
| 1.2. Własności funkcji logarytmicznych .....                                       | 12        |
| 1.3. Wzmacniacz operacyjny w układzie logarytmującym .....                         | 15        |
| 1.4. Wzmacniacz operacyjny w układzie wykładniczym .....                           | 19        |
| 1.5. Wzmacniacz operacyjny w układzie mnożącym i dzielącym .....                   | 21        |
| 1.6. Diodowe generatory funkcyjne .....                                            | 25        |
| <b>2. Analiza stanu techniki logarytmicznych przetworników</b>                     |           |
| <b>analogowo-cyfrowych .....</b>                                                   | <b>30</b> |
| 2.1. Zastosowanie logarytmicznych przetworników analogowo-cyfrowych .....          | 30        |
| 2.2. Przegląd literatury dotyczącej logarytmicznych przetworników                  |           |
| analogowo-cyfrowych .....                                                          | 32        |
| 2.3. Klasyfikacja logarytmicznych przetworników analogowo-cyfrowych .....          | 34        |
| 2.4. Podsumowanie .....                                                            | 36        |
| <b>3. Opracowanie ogólnych zasad działania LPAC z sukcesywną aproksymacją ....</b> | <b>37</b> |
| 3.1. LPAC z sukcesywną aproksymacją .....                                          | 37        |
| 3.2. Opracowanie struktury LPAC z sukcesywną aproksymacją .....                    | 41        |
| 3.3. Podsumowanie .....                                                            | 46        |
| <b>4. Analiza podstawowych węzłów funkcjonalnych LPAC z sukcesywną</b>             |           |
| <b>aproksymacją .....</b>                                                          | <b>48</b> |
| 4.1. Ogólne właściwości podstawowych węzłów funkcjonalnych LPAC .....              | 48        |
| 4.2. Układy kluczy analogowych .....                                               | 49        |
| 4.3. Symulacja analogowych układów przełączających .....                           | 51        |
| 4.4. Analiza matematyczna ulepszonych układu przełączającego ze sprzężeniem        |           |
| zwrotnym .....                                                                     | 55        |
| 4.5. Opracowanie przetwornika skalującego .....                                    | 60        |
| 4.6. Podsumowanie .....                                                            | 62        |
| <b>5. Analiza matematyczna logarytmicznego przetwornika analogowo-cyfrowego</b>    |           |
| <b>z sukcesywną aproksymacją .....</b>                                             | <b>63</b> |
| 5.1. Matematyczne modelowanie wpływu pasożytniczych pojemności .....               | 63        |
| 5.2. Matematyczne modelowanie wpływu prądów upływu .....                           | 75        |
| 5.3. Podsumowanie .....                                                            | 83        |

|                                                                                                 |     |
|-------------------------------------------------------------------------------------------------|-----|
| <b>6. Praktyczna realizacja urządzenia dla logarytmicznego przetwornika analogowo-cyfrowego</b> | 84  |
| 6.1. Schemat ideowy ośmiobitowego LPAC z licznikiem Johnsona                                    | 84  |
| 6.2. Symulacja ośmiobitowego LPAC z licznikiem Johnsona                                         | 85  |
| 6.3. Wyniki badań                                                                               | 89  |
| 6.4. Prototyp LPAC                                                                              | 92  |
| 6.5. Podsumowanie                                                                               | 93  |
| Podsumowanie końcowe                                                                            | 94  |
| Literatura                                                                                      | 96  |
| Dodatki                                                                                         |     |
| Dodatek 1. Klasyfikacja elementów systemów automatyki                                           | 105 |
| Dodatek 2. Przykład systemu automatycznego sterowania                                           | 106 |
| Dodatek 3. Programy sterowania LPAC z sukcesywną aproksymacją                                   | 107 |
| Dodatek 4. Prototypy                                                                            | 121 |
| Streszczenie                                                                                    | 125 |
| Summary                                                                                         | 127 |

## Literatura

- [1] Alley T.M., Shekikhanov A.M.: *Recurrent Logarithm Adc Based On Briggs's Method. General Aspects Of Metrology And Measurement Engineering*. Measurement Techniques, Vol. 34, No. 7, 1991, pp. 639-641.
- [2] Atmel Corporation, 2490Q-AVR-06/10 Nota katalogowa mikrokontrolera atmega 64.
- [3] Borisyuk L.A., Klimovich S.U.: *Logarithmic Analog-To-Digital Converter*. Measurement Techniques, Vol. 32, No. 5, pp. 398-401.
- [4] Burroughs J.A.: *High-Speed Bipolar Logarithmic Analog-to-Digital Converter*. Patent number: 4529966, 16 July 1985.
- [5] Cantarano S., Pallotino G.: *Logarithmic Analog-to-Digital Converters: A Survey*. IEEE Transactions on Instrumentation and Measurement, Vol. IM 22, No 3, September, 1973, pp. 201-213.
- [6] Engel G.L., Morley R.E., Kwa Jr. S.W., Fretz R.J.: *Integrated Circuit Logarithmic Digital Quantizers With Applications To Low-Power Data Interfaces For Speech Processing*, Electronic Systems and Signals Research Laboratory, Washington University in Saint Louis, Department of Electrical Engineering, Saint Louis, MO 63130.
- [7] Engel G.L., Morley R.E., Kwa S.W., Fretz R.J.: *Integrated Circuit Logarithmic Digital Quantizers with Applications to Low-Power Data Interfaces for Speech Processing*. Yao K., Moscovitz H.S. and Jain R. (Eds.): VLSI signal processing IV. IEEE Press, New York 1990.
- [8] Floyd T.L.: *Electronic Devices*, Second Edition, ISBN: 0-675-20883-1.
- [9] Francesconi F., Maloberti F.: *A low power logarithmic A/D converter*, Circuits and Systems, 1996. ISCAS '96, Connecting the World, 1996 IEEE International Symposium, Vol. 1, 12-15 May 1996, pp. 473-476.
- [10] Gordon B.M.: *Logarithmic analog-to-digital converter*, Patent number: 4142185, Feb 27, 1979.
- [11] Gottschalk B.: *Logarithmic analog-to-digital converter using switched attenuators*, Review of Scientific Instruments, Feb 1978, Vol. 49, Issue 2, pp. 200-204, ISSN: 0034-6748.
- [12] Greanger D.C., Heald A.B., Marlow B.K., Moore M.B.: *A switched-capacitor signal processing circuit for capacitive microsensors*. Nat. Conf. Publ. Inst. Eng., Austral. 1991, 91, pp. 21-24.



- [13] Guilherme J., Horta N.C., Franca J.E.: *Symbolic Synthesis Of Non-Linear Data Converters*, Electronics, Circuits and Systems, 1998 IEEE International Conference, vol. 3, 1998, pp. 219-222.
- [14] Guilherme J., Horta N.C., Franca J.E.: *Symbolic synthesis of non-linear data converters*. Electronics, Circuits and Systems, 1998 IEEE International Conference, Vol. 3, 1998, pp. 219-222.
- [15] Guilherme J., Vital J., Franca J.: *Performance Testing Of Logarithmic Analog-to-Digital Converters*. 6 Euro Workshop on ADC Modelling and Testing, September 13-14, 2001 Lisbon, Portugal.
- [16] Guilherme J., Franca J.E.: *A logarithmic digital-analog converter for digital CMOS technology* Circuits and Systems, 1994. APCCAS '94, 1994 IEEE Asia-Pacific Conference on 5-8 Dec 1994, pp. 490-493, ISBN: 0-7803-2440-4.
- [17] Guilherme J., Franca J.E.: *New CMOS logarithmic A/D converters employing pipeline and algorithmic architectures*, 30 Apr-3 May 1995, Vol. 1, pp. 529-532, ISBN: 0-7803-2570-2.
- [18] Guilherme J., Vital J., Franca J.: *Performance Testing of Logarithmic Analog-to-Digital Converters*. 6<sup>th</sup> Euro Workshop on ADC Modelling and Testing - September 13-14, 2001 Lisbon, Portugal.
- [19] Guilherme J., Vital J., Franca J.: *A True Logarithmic Analog-to-Digital Pipeline Converter with 1.5 bit/stage and Digital Correction*. Electronics, Circuits and Systems, 2001. ICECS 2001. The 8th IEEE International Conference, vol. 1, 2001, pp. 393-396.
- [20] Guilherme J., Vital J., Franca J.: *A CMOS logarithmic pipeline A/D converter with a dynamic range of 80 dB*, Electronics, Circuits and Systems, 2002. 9th International Conference, Vol. 1, 2002, pp. 193-196.
- [21] Guilherme J., Vital J., Franca J.E.: *New logarithmic two-step flash A/D converter with digital error correction for MOS technology*, Circuits and Systems, 1995, Proceedings of the 38th Midwest Symposium on, 13-16 Aug 1995, vol. 2, pp. 881-884, ISBN: 0-7803-2972-4.
- [22] Heshami M., Keramat M.: *Analog-to-digital converter architecture using a capacitor array structure*. Patent number: 7403150, Jul 22, 2008.
- [23] Horowitz P., Hill W.: *Sztuka elektroniki*, cz. 1 i 2, wyd. 9, 2009, ISBN: 978-83-206-1128-1.
- [24] [https://www.google.pl/url?sa=t&rct=j&q=&esrc=s&source=web&cd=6&cad=rja&uact=8&ved=0ahUKEwjSnP3o8qbcAhWQYlAKHZFBB24QFghUMA U&url=http%3A%2F%2Fwww.gdynia.mm.pl%2F~grzybek23%2FPodstawy\\_Elektroniki\\_-\\_tom\\_2%2F03\\_-](https://www.google.pl/url?sa=t&rct=j&q=&esrc=s&source=web&cd=6&cad=rja&uact=8&ved=0ahUKEwjSnP3o8qbcAhWQYlAKHZFBB24QFghUMA U&url=http%3A%2F%2Fwww.gdynia.mm.pl%2F~grzybek23%2FPodstawy_Elektroniki_-_tom_2%2F03_-)

- \_Nieliniowe\_Uklady\_Operacyjne.pdf&usg=AOvVaw3-a8UVuTfGiE4pMsyk3qfa (dostęp: 31.07.2018)
- [25] Jian G., Sonkusale S.: *An Area-Efficient and Low-Power Logarithmic A/D Converter for Current-Mode Sensor Array*. Sensors Journal, IEEE, Dec. 2009, Vol. 9, Issue 12, pp. 2042-2043, ISSN: 1530-437X.
  - [26] Ji-Jon Sit, Sarpeshkar R.: *A micropower logarithmic A/D with offset and temperature compensation*. Feb. 2004, Vol. 39, Issue 2, pp. 308-319, ISSN: 0018-9200.
  - [27] Lee J., Rhew H.-G., Kipke D.R., Flynn M.P.: *A 64 Channel Programmable Closed-Loop Neurostimulator With 8 Channel Neural Amplifier and Logarithmic ADC*. Solid-State Circuits, IEEE Journal of Sept. 2010, Vol. 45, Issue 9, pp. 1935-1945, ISSN: 0018-9200.
  - [28] Lee J., Kang J., Sunghyun P., Jae-sun Seo; Anders J., Guilherme J., Flynn M.P.: *A 2.5 mW 80 dB DR 36 dB SNDR 22 MS/s Logarithmic Pipeline ADC Solid-State Circuits*. IEEE Journal of, Oct. 2009, Vol. 44, Issue 10, pp. 2755-2765, ISSN: 0018-9200.
  - [29] Karta Katalogowa *Opracowanie technologii nowej generacji czujnika wodoru i jego związków do zastosowań w warunkach ponadnormatywnych*, Projekt POIG umowa Nr UDA-POIG.01.03.01-14-071/08-05 realizowany w latach 2009-2014, Instytut Tele- i Radiotechniczny.
  - [30] Kugelstadt T.: *Switched-Capacitor ADC Analog Input Calculations Application Report*. Literature Number: SLAA036, September 1998.
  - [31] Kulka Zb., Nadachowski M.: *Wzmacniacze operacyjne i ich zastosowanie, Cz. 2 Realizacje praktyczne*. WNT, Warszawa 1982.
  - [32] Kulka Zb., Nadachowski M.: *Liniowe układy scalone i ich zastosowanie*. WKŁ, Warszawa 1978.
  - [33] Lefas C.C.: *A serial charge redistribution logarithmic A/D converter*. Int. Journal of Circuit Theory and Applications, Vol. 17, 1989, pp. 47-54.
  - [34] Lefas C.C.: *Successive approximation logarithmic A/D conversion using charge redistribution techniques*. Int. Journal of Circuit Theory and Applications, Vol. 15, No 1, 1987, pp. 61-69.
  - [35] Lygouras N.: *Nonlinear Adc With Digitally Selectable Quantizing Characteristic*. Ieee Transactions on Nuclear Science, Vol. 35, No. 5, October 1988.
  - [36] Lygouras, J.N.: *Nonlinear ADC with digitally selectable quantizing characteristic*, Nuclear Science, IEEE Transactions on, Oct 1988, Vol. 35 Issue 5, pp. 1088-1091, ISSN: 0018-9499.



- [37] Mahattanakul J.: *Logarithmic data converter suitable for hearing aid applications*. Electronics Letters, 31st March 2005, Vol. 41, No. 7
- [38] Markozen Yu.L., Revzin G.D.: *Analog-Digital Logarithmic Converter*. Measurement Techniques, Vol. 22, No. 1, 1979, pp. 65-67.
- [39] Mulawka J.J.: *Układy mikroelektroniczne z przełączanymi pojemnościami*. WKiŁ, Warszawa 1987, ISBN:83-206-0656-X.
- [40] Mychuda Z.: *Analog-to-Digital Converters with logarithmic characteristic of a conversion. Review Part 1*. Department of Technical Sciences 36 Measurement, technique and metrology, Lviv: Higher School, 2000, Vol. 56, pp. 94-100.
- [41] Mychuda Z.: *Analog-to-Digital Converters with logarithmic characteristic of a conversion. Review Part 2*. Department of Technical Sciences 36 Measurement, technique and metrology, Lviv: Higher School, 2000, Vol. 57, pp. 14-25.
- [42] Mychuda Z.: *The Logarithmic Analog-to-Digital Converter – The ADC of the future*. Monograph publisher “Postir”, Lviv 2002.
- [43] Myczuda Z., Szcześniak Zb.: *Analiza parametrów układów elektronicznych*. Pomiar Automatyka Kontrola (PAK), Warszawa 2011, ISBN 978-83-926319-3-4.
- [44] Nadachowski N., Kulka Z.: *Analogowe układy scalone*. WKiŁ, Warszawa 1979.
- [45] Purighalla S., Maundy B.: *84-dB Range Logarithmic Digital-to-Analog Converter in CMOS 0.18- $\mu$ m Technology Circuits and Systems II: Express Briefs*. IEEE Transactions on May 2011, Vol. 58, Issue 5, pp. 279-283, ISSN: 1549-7747.
- [46] Rusek M., Ćwirko R., Marciniak W.: *Przewodnik po elektronice*. WNT, Warszawa 1986.
- [47] Sirimasakul S., Thanachayanont A., Jeamsaksiri W.: *Low-power current-mode logarithmic pipeline analog-to-digital converter for ISFET based pH sensor*. Communications and Information Technology, 2009. ISCIT 2009. 9th International Symposium, 28-30 Sept. 2009, pp. 1340-1343, ISBN: 978-1-4244-4521-9.
- [48] Sonta S., Kotlewski H.: *Układy scalone liniowe i ich zastosowanie*. WNT, Warszawa 1977.
- [49] Szcześniak A.: *Application of Proteus VSM software to simulate logarithmic analog-to digital converter with successive approximation*. Automatics 2011 Lwów Ukraina, pp. 396-397.

- [50] Szcześniak A., Antoniów U., Myczuda Ł., Myczuda Z.: *Logarytmiczne przetworniki analogowo-cyfrowe z nagromadzeniem ładunku i impulsowym sprzężeniem zwrotnym*, Przegląd Elektrotechniczny (Electrical Review), R. 89 NR 8/2013, s. 277-281, ISSN 0033-2097.
- [51] Szcześniak A., Myczuda Z.: *A method of charge accumulation in the logarithmic analog-to-digital converter with a successive approximation*. Przegląd Elektrotechniczny (Electrical Review), R.86 NR 10/2010, s. 336-340, ISSN 0033-2097.
- [52] Szcześniak A., Myczuda Z.: *Simulation of logarithmic analog-to-digital converter with successive approximation*. 9-th European Conference of Young Research and Scientific Workers, Transcom 2011, 27-29 June 2011, Słowacja.
- [53] Szcześniak A., Myczuda Z.: *Analiza prądów upływu logarytmicznego przetwornika analogowo-cyfrowego z sukcesywną aproksymacją*. Przegląd Elektrotechniczny (Electrical Review), R.88 NR 5a/2012, s. 247-250, ISSN 0033-2097.
- [54] Szcześniak A., Myczuda Z.: *Analiza rozwiązań układowych zmniejszających rezystancję przewodzenia w kluczach analogowych*. PAK, Vol. 57, nr 3, 2011, s. 269-273, ISSN 0032-4140.
- [55] Szcześniak A., Myczuda Z.: *Analiza logarytmicznego analogowo-cyfrowego przetwornika z sukcesywną aproksymacją z uwzględnieniem pasożytniczych pojemności*. Konferencja naukowa WD2016, Lublin 11-13.06.2016 r.
- [56] Szcześniak A., Szcześniak J.: *An Application of the microcontroller structure in the incremental optoelectronic transducer*. Elektronika – Konstrukcje, Technologie, Zastosowania, nr 5 /2011, s. 161-163, ISSN 0033-2089.
- [57] Szcześniak A., Szcześniak J.: *An Application of the microcontroller structure in the incremental optoelectronic transducer*. Poster number: EI16, 14th International Student Conference on Electrical Engineering, Praga Czechy, 6 V 2010.
- [58] Szcześniak A., Szcześniak J.: *Zastosowanie pamięci stałej do przetwarzania sygnałów optoelektronicznego przetwornika położenia*. Przegląd Elektrotechniczny (Electrical Review), R. 90 NR 7/2014, s. 84-87, ISSN 0033-2097.
- [59] Szcześniak A., Szcześniak Zb.: *Signals of optoelectronic transducer processed in flip-flop circuits*. 8-th European Conference of Research and Scientific Workers TRANSCOM 2009, University of Žilina. Slovak Republic. pp. 81-85.
- [60] Szcześniak A., Szcześniak Zb.: *Methods and devices of processing signals of optoelectronic position transducers* [in:] Optoelectronic Devices and Properties, INTECH, 2011, pp. 349-372, ISBN 978-953-307-204-3.

- [61] Szcześniak A., Szcześniak Zb.: *Methods and analysis of processing signals of incremental optoelectronic transducer*. Review of Scientific Instruments, Vol. 80, 2009, pp. 1-6.
- [62] Szcześniak A., Szcześniak Zb.: *Mikroprocesorowe przetwarzanie sygnałów optoelektronicznego przetwornika położenia*. Przegląd Elektrotechniczny (Electrical Review), R.85 NR 4/2009, s. 153-158, ISSN 0033-2097.
- [63] Szcześniak A., Szcześniak Zb.: *Mikroprocesorowy symulator sygnałów optoelektronicznego przetwornika położenia*. Przegląd Elektrotechniczny (Electrical Review), R. 85 NR 8/2009, s. 119-122, ISSN 0033-2097.
- [64] Szcześniak A., Szcześniak Zb.: *Phase signals in the optoelectronic position transducer system*, Logistyka XIII, NR 6/2009, ISSN 1231-5478.
- [65] Szcześniak A., Szcześniak Zb.: *Phase signals in the optoelectronic position transducer system*. XIII Międzynarodowa konferencja naukowa pt. Komputerowe Systemy Wspomagania Nauki, Przemysłu i Transportu „TRANS-COMP”, Zakopane 2009.
- [66] Szcześniak A., Szcześniak Zb.: *Signals of optoelectronic transducer processed in flip-flop circuits*. Przegląd Elektrotechniczny (Electrical Review), R.86 NR 9/2010, s. 348-350, ISSN 0033-2097.
- [67] Szcześniak A., Szcześniak Zb.: *Projektowanie układów sterowania dla automatyzacji procesów technologicznych*. Wydawnictwo Politechniki Świętokrzyskiej, 167 s., 2015, ISSN: 1897-2691.
- [68] Szcześniak A., Myczuda Z.: *Analiza logarytmicznego analogowo-cyfrowego przetwornika z sukcesywną aproksymacją z uwzględnieniem pasożytniczych pojemności*. Informatyka, Automatyka Pomiar w Gospodarce i Ochronie Środowiska (IAPGOŚ), 2017, s. 110-114.
- [69] Szcześniak A., Myczuda Z.: *Przetwornik cyfrowo-analogowy*. Patent RP nr patentu: PL 227861 B1. Opublikowany 31.01.2018, WUP 01/18.
- [70] Szcześniak A., Myczuda Z., Myczuda Ł., Antoniuk U.: *Logarytmiczny przetwornik analogowo-cyfrowy*. Patent RP, nr patentu: PL 227862 B1. Opublikowany 31.01.2018, WUP 01/18.
- [71] Wolffenbuttel R.F.: *Nonlinear AD converters for integrated silicon optical sensors*. CompEuro'89, VLSI and Computer Peripherals. VLSI and Microelectronic Applications in Intelligent Peripherals and their Interconnection Networks', Proceedings. Issue Date: 8-12 May 1989, pp. 129-132, ISBN: 0-8186-1940-6.
- [72] Мичуда З.Р.: *Порозрядний логарифмічний АЦП*. Міжвідомчий наук.-техн. зб. «Вимірювальна техніка і метрологія».- Л.: Вища школа, 1998, вип.53, с. 114-118.

- [73] Мичуда З.Р.: *Спосіб логарифмічного аналого-цифрового перетворення*. Заявка 96114193 Україна.- 1997, Бюл.ПВ 3.
- [74] Мичуда З.Р.: *Спосіб логарифмічного аналого-цифрового перетворення*. Патент 43364 Україна.- 2001, Бюл.№11.
- [75] Мичуда З.Р., Матецька Л.А.: *Логарифмічний аналого-цифровий перетворювач з накопиченням заряду*. Вісник ДУЛП - Автоматика, вимірювання та керування, Л.: ДУЛП, 2000, вип.389, с. 140-146.
- [76] Мычуда З.Р., Дудыкевич В.Б.: *Способ определения логарифма*. А.с.819948 СССР.-1982, Б.И. 29.
- [77] Щербаков В.И., Грездов Г.И.: *Электронные Схемы На Операционных Усилителях Справочник*, Киев «Техшка» 1983.

## **Streszczenie**

### **ANALIZA PRZETWARZANIA SYGNAŁÓW LOGARYTMICZNEGO PRZETWORNIKA ANALOGOWO-CYFROWEGO Z SUKCESYWNĄ APROKSYMACJĄ**

Podczas projektowania układów przetwarzania sygnałów ma miejsce wiele zadań, wśród których jednym z najbardziej znaczących jest analiza schematu ideowego układu.

Monografia poświęcona jest opracowaniu metody analizy logarytmicznych przetworników analogowo-cyfrowych (LPAC) z sukcesywną aproksymacją.

W publikacji usystematyzowano wiedzę o metodach analizy układów przetwarzania sygnałów, które umożliwiają projektowanie i badanie różnych układów.

Przedstawiono ocenę dotychczasowego stanu wiedzy oraz ogólne zasady działania logarytmicznych przetworników analogowo-cyfrowych z sukcesywną aproksymacją, a następnie analizę podstawowych układów przełączających.

Szczególne uwagę zwrócono na analizę matematyczną LPAC z sukcesywną aproksymacją, skupiając się na określeniu źródeł błędów, ich wpływu na proces przetwarzania oraz metod kompensacji. Modelowanie matematyczne posłużyło do opracowania i realizacji układu przetwornika.

Przedstawiono weryfikację zaprojektowanego LPAC przez jego symulację błędów i charakterystyk logarytmicznych, wykorzystując program komputerowego wspomagania projektowania Proteus II.

Opracowanie schematów strukturalnych, funkcjonalnych i ideowych LPAC umożliwiło przedstawienie praktycznego modelu przetwornika (prototypu) wraz z wynikami badań.

W monografii zamieszczono również dodatki w postaci kodów źródłowych napisanych w języku C++ dla mikrokontrolerów zastosowanych w prototypie przetwornika LPAC.

## **S u m m a r y**

### **ANALYSIS OF LOGARITHMIC ANALOG – DIGITAL CONVERTER SIGNAL PROCESSING WITH SUCCESSIVE APPROXIMATION**

While designing signal processing systems one of the most important tasks is the analysis of its schematic diagram.

The monograph is devoted to the development of the method for the analysis of logarithmic analog to digital converters (LADC) with successive approximation.

The monograph systematizes knowledge about the methods used to analyse signal processing that enable design and testing of different systems.

The current state of knowledge and general operational principles of analog to digital converter signal processing with successive approximation as well as the analysis of the basic switching systems are presented.

The author pays particular attention to the mathematical analysis of (LADC) with successive approximation focusing on identifying the source of errors and their effect on signal processing and compensation methods. Mathematical modelling is used to design and construct the converter.

The designed LADC was verified by simulating its errors and logarithmic characteristics with Protheus II Computer Aided Design.

Development of LADC structural, functional and schematic diagrams enabled the author to obtain a practical model (prototype) of the transducer along with test results.

In addition, the monograph contains C++ source code for microcontrollers used in LADC prototype.